

## DESENVOLVIMENTO DE AMPLIFICADOR SÍNCRONO PARA CARACTERIZAÇÃO DE IMPEDÂNCIA DE DISPOSITIVOS INTERDIGITADOS

Juliane do Carmo Sales <sup>1</sup>  
Ricardo Ataíde de Lima <sup>2</sup>

### RESUMO

Este trabalho tem como objetivo caracterizar e calibrar um circuito para detecção de impedância elétrica de dispositivos interdigitados. Esta classe de dispositivo é utilizada em aplicações biossensores, pois é possível relacionar de forma direta a presença de material biológico, bem como sua concentração com alterações da impedância elétrica do interdigitado. Um circuito interessante para este fim é o amplificador síncrono ou *lock-in*. Ele é utilizado para recuperação de sinais mesmo em um meio adverso e pode ser usado para medir resistência e capacitância do dispositivo sobre teste a partir do processamento da sua tensão de saída. O amplificador *lock-in* é composto por uma fonte de excitação, uma tensão de referência, um deslocador, um multiplicador ou modulador e um filtro passa baixa. Este artigo contempla a validação deste circuito utilizando-o para ler a capacitância e resistência de componentes comerciais, cujo valores estão dentro da faixa para dispositivos interdigitados.

**Palavras-chave:** Amplificador Síncrono, Impedância, Dispositivo Interdigitado.

### INTRODUÇÃO

Dispositivos interdigitados são estruturas planares constituídas de dígitos periódicos com vasta gama de aplicações. Pode-se destacar a utilização destes dispositivos em circuitos integrados de micro-ondas, dispositivos de ondas acústicas de superfície e transdutores elétrico-acústico. Para aplicações em baixa frequência, destaca-se o seu uso como eletrodo de trabalho aplicado a biossensores (RIBEIRO, 2012)(SILVA, 2016).

Um biossensor classicamente é definido como um dispositivo que incorpora um elemento de reconhecimento biológico (enzimas, anticorpos, etc.) em contato íntimo com um elemento transdutor (CALIL; SILVA, 2011). Esta integração assegura a conversão conveniente dos eventos biológicos em um sinal elétrico quantificável. Classifica-se um biossensor em relação à biocamada (enzimáticos, imunossensores e celulares) e o tipo de transdutor utilizado (eletroquímico, óptico, acústico e calorímetro) (SOARES, 2011). Em específico, existe uma

---

<sup>1</sup> Mestranda do Curso PPGES da Universidade de Pernambuco - UPE, [eng.julicarmo@gmail.com](mailto:eng.julicarmo@gmail.com);

<sup>2</sup> Professor orientador: Dr, Universidade de Pernambuco - UPE, [ricardo.lima@poli.br](mailto:ricardo.lima@poli.br)

classe de biossensores eletroquímicos de eletrodos interdigitados, em que a interação do analito e a biocamada provoca alterações na capacitância deste biossensor, da ordem de dezenas até centenas de pF (RIBEIRO, 2012) e alterações na resistência da ordem de dezenas de k $\Omega$ .

É possível implementar circuitos que permitam detectar variação de capacitância e resistência de dispositivos em análises, na faixa definida por (RIBEIRO, 2012). Uma possibilidade seria o amplificador síncrono, também denominado amplificador *lock-in*. Este circuito é utilizado para medir correntes e tensões muito pequenas além de melhorar a Relação Sinal- Ruído (SNR) do sinal medido, sendo capaz de amplificar sinais que estão abaixo do nível de ruído, possibilitando a medição de sua amplitude (HALL; KEYNES, 1982). Pode-se utilizar o amplificador síncrono conectado ao capacitor interdigitado a fim de extrair informações sobre sua admitância elétrica. O amplificador síncrono é um circuito que possibilita a medição de sinais extremamente pequenos, mesmo que imersos em ruído, através da detecção da diferença de fase entre dois sinais de mesma frequência (KLOOS, 20018).

Assim, o objetivo deste trabalho é o projeto e calibração de um amplificador síncrono analógico, capaz de inferir de forma simultânea informações da capacitância e resistência de um dispositivo interdigitado. Este desenvolvimento é uma importante etapa para o projeto de soluções *point-of-care* para realizar testes clínicos rápidos usando biossensores.

## METODOLOGIA

A Figura 1 mostra o diagrama de blocos de um amplificador síncrono. Ele é constituído de um oscilador senoidal, um deslocador de fase, um circuito multiplicador de tensão e um filtro passa-baixa. A técnica de detecção de fase funciona da seguinte forma: estimula-se o interdigitado com um sinal de referência gerado por um oscilador local dentro do amplificador síncrono. O sinal de saída do interdigitado é proporcional ao sinal de referência, porém com um retardo de fase. Este sinal entra no amplificador síncrono onde é submetido a um processamento analógico juntamente com o sinal de referência, resultando no valor da admitância elétrica do dispositivo (SANTOS, 2011).

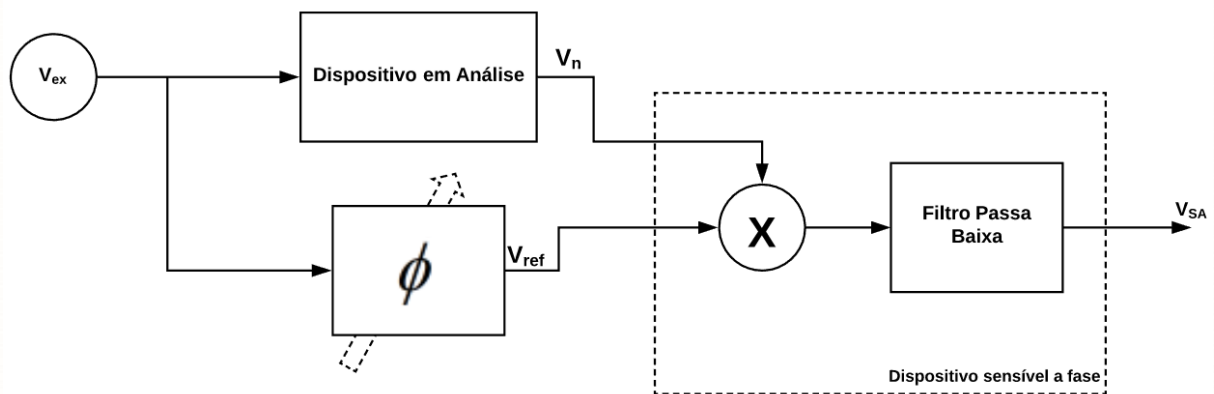


Figura 1: Diagrama de blocos do lock-in. Fonte: Elaborado pela autora

Quer-se medir a admitância elétrica  $Y(\omega, V)$  do dispositivo interdigitado:

$$Y(\omega, V) = G(\omega, V) + j\omega C(\omega, V) \quad (1)$$

onde  $\omega$  é a frequência angular do sinal de referência,  $V$  é a tensão de polarização,  $G$  e  $C$  são a condutância e capacitância do dispositivo sobre teste, respectivamente. O sinal de referência  $V_{ex}$  é expresso por:

$$V_{ex} = A \cos(\omega t), \quad (2)$$

onde  $A$  é a amplitude do sinal e  $\omega$  a frequência angular dada por  $\omega = 2\pi f$ . Este sinal estimula o dispositivo interdigitado produzindo uma corrente elétrica. A corrente que sai do interdigitado passa por um amplificador de transimpedância, circuito que converte sinal de corrente em tensão, resultando no sinal  $V_{in}$ , que é proporcional ao sinal de referência com retardo de fase  $\theta$ .

$$V_{en} = -AH_t |Y(\omega, V)| \cos(\omega t + \theta), \quad (3)$$

em que  $H_t$  é a função de transferência do amplificador de transimpedância. O sinal de referência tem sua fase  $\phi$  ajustada pelo deslocador de fase:

$$V_{ref} = -A \cos(\omega t + \phi). \quad (4)$$

A detecção sensível em fase pode ser implementada por um multiplicador, no qual a tensão de saída deste dispositivo  $V_M$  é dada por:

$$V_M = V_{ref} V_{en} = A^2 H_t |Y(\omega, V)| \cos(\omega t + \phi) \cos(\omega t + \theta). \quad (5)$$

Sabendo que  $\cos(A) \cos(B) = \frac{1}{2} [\cos(A - B) + \cos(A + B)]$  e substituindo na Equação (5) tem-se que:

$$V_M = \frac{A^2 H_t |Y(\omega, V)|}{2} [\cos(\phi - \theta) + \cos(2\omega t + \phi + \theta)] \quad (6)$$

A partir da Equação(6) verifica-se que a diferença de fase entre os sinais  $V_{ref}$  e  $V_{en}$  está indicada na componente de frequência nula do sinal  $V_M$ . Portanto, o filtro passa-baixa, cuja função de transferência é denominada  $H_{FBP}(\omega)$ , remove a frequência  $2\omega$  e o sinal de saída do amplificador síncrono é dado por:

$$V_{sa} = \frac{A^2 H_t |H_{FBP}(\omega)|}{2} |Y(\omega, V)| \cos(\phi - \theta), \quad (7)$$

Definindo a constante do amplificador síncrono  $K = \frac{A^2 H_t |H_{FBP}(\omega)|}{2}$ , tem-se:

$$V_{sa} = K_L |Y(\omega, V)| \cos(\phi - \theta) \quad (8)$$

Pode-se concluir que na Equação (9) que a tensão de saída do amplificador síncrono é um sinal constante proporcional ao cosseno da diferença de fase entre os sinais  $V_{ref2}$  e  $V_{en}$ . Quando os sinais estão em fase,  $\phi = \theta$ , tem-se que a saída é máxima e quando estão em quadratura, a saída é nula. Além disso o sinal carrega consigo o valor da admitância do dispositivo interdigitado:  $Y(\omega, V) = G(\omega, V) + j\omega C(\omega, V)$ . Variando o valor de  $\phi$  no deslocador de fase é possível selecionar a condutância, ou a capacitância, já que:

$$\phi = 0 \longrightarrow V_{SA} = K_L |Y(\omega, V)| \cos(\theta) = K_L G(\omega, V) \quad (9)$$

$$\phi = 90^\circ \longrightarrow V_{SA} = K_L |Y(\omega, V)| \sen(\theta) = K_L \omega C(\omega, V) \quad (10)$$

## DESENVOLVIMENTO

A fim de medir resistência e capacitância simultaneamente no dispositivo interdigitado, foi desenvolvido um amplificador síncrono descrito pelo diagrama de blocos da Figura 3. Verifica-se que o amplificador lock-in proposto possui dois módulos composto por um multiplicador de tensão e um filtro passa-baixa cada. Em um destes módulos o sinal que entra no multiplicador está defasado de  $90^\circ$  e no outro o sinal de entrada está em fase. Desta forma, o circuito proposto pode medir simultaneamente valor da capacitância, através do processamento do sinal de tensão  $V_{OC}$  e valor de resistência através do processamento do sinal de tensão  $V_{OR}$ .

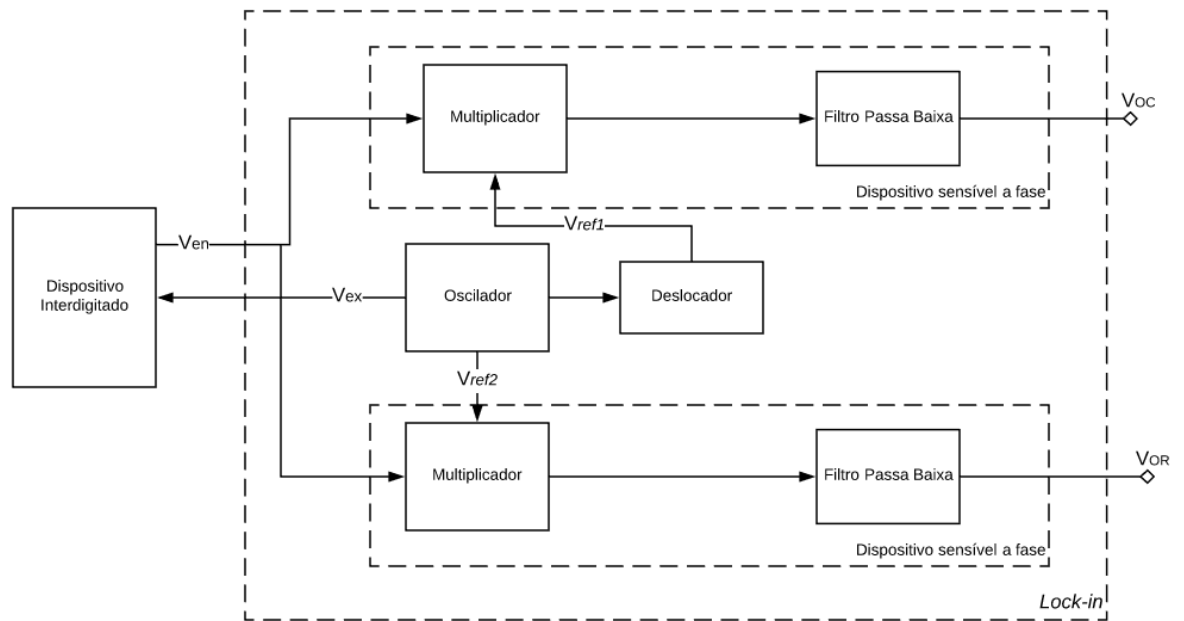


Figura 2: Diagrama de bloco do lock-in. Fonte: Elaborado pela autora

Foi implementado um oscilador em ponte de Wein (SEDRA; SMITH, 2007) com malha de controle de amplitude como mostra o circuito da Figura 4. De acordo com o critério de oscilação de Barkhausen o ganho de malha  $L(j\omega_0)$  deve ter amplitude unitária e fase zero. Ou seja:

$$L(j\omega_0) = A(j\omega_0)B(j\omega_0) = 1 \quad \text{e} \quad (11)$$

$$\angle L(j\omega_0) = 0^\circ \quad (12)$$

sendo  $A(j\omega_0) = \frac{V_{ex}}{V_a}$  o ganho direto e  $B(j\omega_0) = \frac{V_{ex}}{V_b}$  o ganho reverso.

A frequência de oscilação  $\omega_0$  adotada foi 800 Hz, frequência típica para análise de fenômenos de interação antígeno-anticorpo em biossensores (SOARES, 2011).



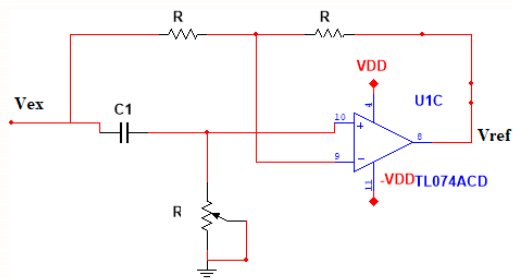


Figura 4: Circuito deslocador de fase. Fonte: Elaborado pela Autora

Para o circuito multiplicado foi utilizado o circuito integrado AD630 da Analog Devices®. As conexões neste circuito integrado estão indicadas na Figura (6). Trata-se de um modulador AM comutado de ganho 1 ou 2 de acordo com as resistências entre as portas 6 e 5 e as portas 4 e 3.

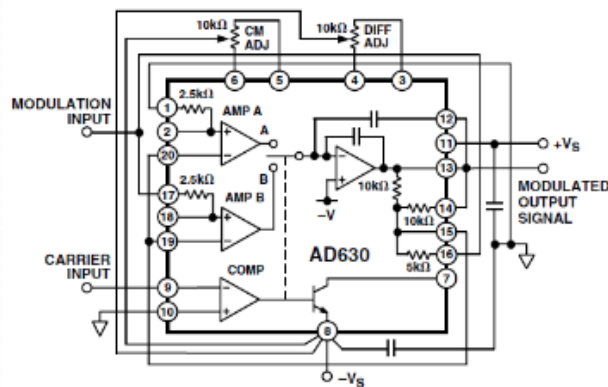


Figura 5: AD630 como modulador de ganho +1 ou -1. Fonte: Datasheet

O filtro passa baixa implementado é do tipo filtro Sallen-Key de segunda ordem (SOARES AUGUSTO, 2011) como descrito na Figura 7 com função de transferência  $H_{FPT}(s)$  dada por:

$$\frac{V_o}{V_m} = H_{FPT}(s) = \frac{(2\pi f_c)^2}{s^2 + 2\pi \frac{f_c}{Q} s + (2\pi f_c)^2}, \quad (14)$$

sendo seu fator de qualidade Q calculado por:  $Q = \frac{\sqrt{R_{24}R_{25}C_7C_8}}{C_7(R_{24} + R_{25})}$ .

O fator de qualidade determina a aproximação do filtro Sallen-Key a configurações clássicas como filtro Butterworth, Chebyshev e Bessel.

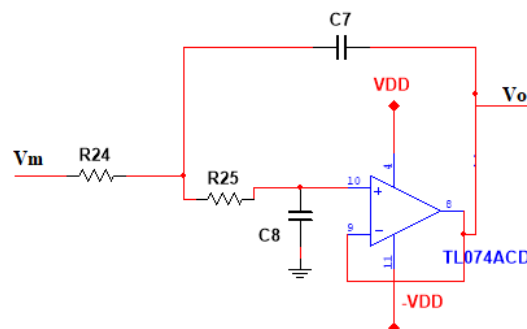


Figura 6: Circuito do Filtro passa baixa. Fonte: Elaborado pela Autora

Nesta etapa foram realizados testes com componentes comerciais de resistência e capacitância. A fim de se estabelecer uma relação linear entre tensão e capacitância em uma mesma base, para comparação dos resultados, escolheu-se utilizar a frequência de 800 Hz na tensão de excitação, através da ponte de Wein. Mantendo a frequência fixa, variou-se a capacitância de entrada e posteriormente a resistência. Este processo foi realizado tanto em simulação através do software de emulação de circuito Multisim® como em bancada. Os resultados foram plotados utilizando o *software* OriginPro®.

## RESULTADOS E DISCUSSÃO

Os requisitos para o lock-in quanto a capacitância varia da ordem de pico a nano Farad, devido sua grande extensão é necessário o ajuste do ganho do circuito derivador que acopla o capacitor ao amplificador *lock-in*, conseqüentemente foram obtidas duas curvas de calibração. A Figura 7 mostra o gráfico da capacitância na ordem de nano e na Figura 8 a curva de calibração na ordem de pico Farad. Podemos observar na Figura 7 os quadrados pretos representando os valores obtidos nos testes reais, em bancada, e o losango vermelho os valores simulados no Multisim®. Verifica-se uma consistência entre a simulação e a realidade aferindo a confiabilidade da simulação. Ainda na Figura 7 podemos ver a reta tracejada que interpola o maior número de pontos dos testes em bancada descrito pela função:

$$y = 3,693 \cdot 10^8 x + 0,15, \quad (16)$$

cuja unidade do coeficiente angular é dada em [Volt/Farad] e seu ajuste do erro médio quadrado ou coeficiente de determinação é  $r = 0,9777$ . Esta medida indica o grau de aproximação da reta interpolada com os pontos medidos e varia de 0 a 1, ou seja, quanto mais perto de 1 melhor é a



aproximação da reta aos pontos. A reta não tracejada, na mesma figura, interpola os pontos da simulação. Na Figura 9 a reta não tracejada representa a interpolação dos valores medidos em bancada e sua função é:

$$y = 3,241 \cdot 10^{-4} x + 0,009, \quad (17)$$

e da mesma forma seu coeficiente angular é dado em [Volt/pico Farad] e seu  $r = 0,9966$

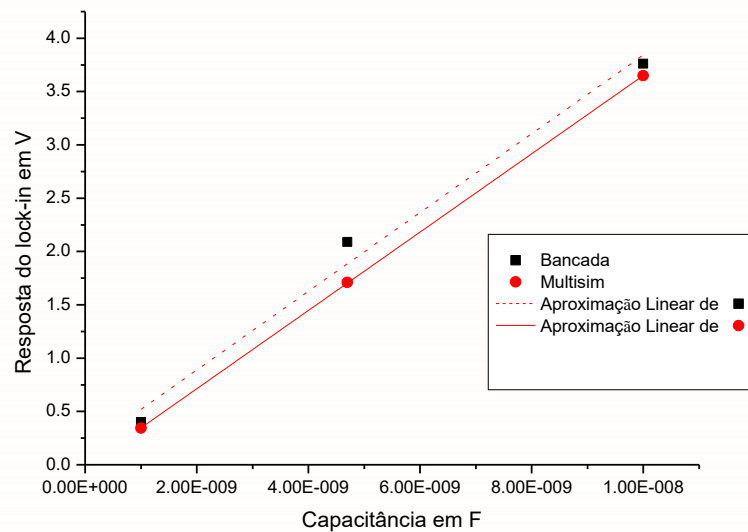


Figura 7: Gráfico da tensão em função da capacitância. Fonte: Elaborada pela autora.

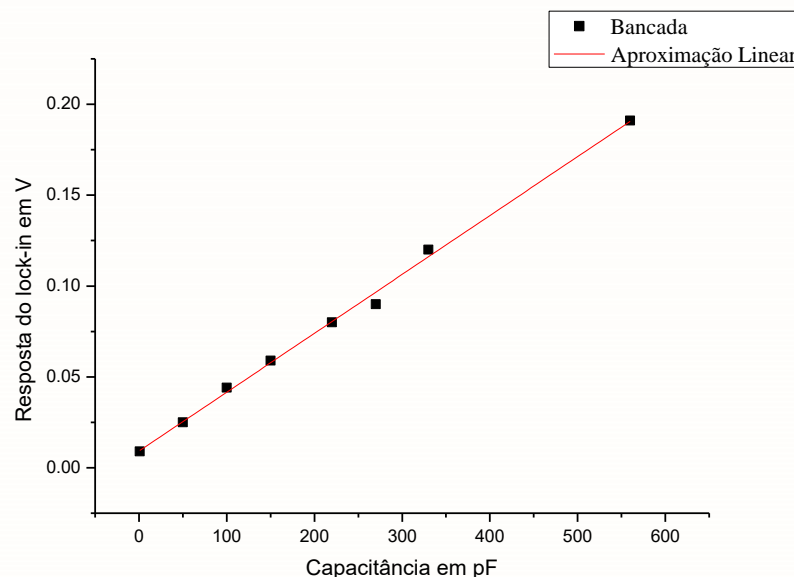


Figura 8: Gráfico da tensão em função de pF. Fonte: Elaborado pela autora

Da mesma forma como foi feito para capacitância mantemos a frequência fixa em 800Hz e variando a resistência de entrada. O resultado deste teste de bancada está descrito na Figura 10. Podemos observar que há uma relação linear inversamente proporcional entre a resistência e a tensão de saída descrita pela equação

$$y = -0,00047x + 6,497, \quad (18)$$

cujo coeficiente angular é dado em [Volt/Ohm], como esperado do circuito. Os quadrados pretos são os pontos medidos com duas casas decimais e a linha em vermelho é uma reta que interpola estes pontos esta reta tem seu ajuste do coeficiente de erro quadrado ou coeficiente de determinação  $r = 0,9922$ .

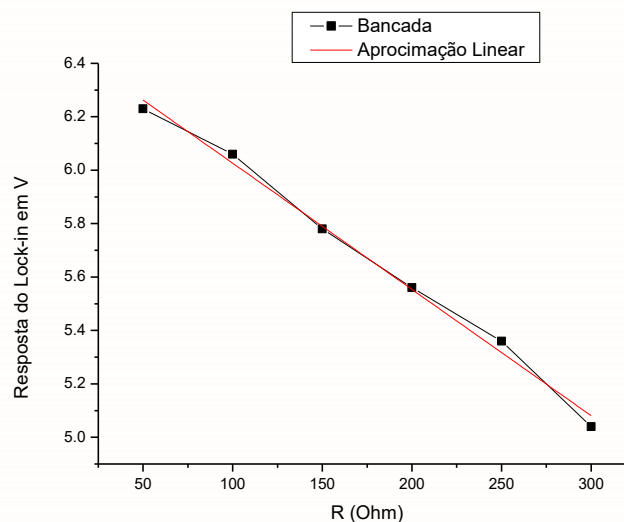


Figura 9: Gráfico da tensão de saída em função da resistência. Fonte: Elaborado pela autora.

## CONSIDERAÇÕES FINAIS

O trabalho proposto foi o projeto e calibração de um amplificador síncrono capaz de medir de forma simultânea a capacitância e resistência elétrica de um dispositivo interdigitado. O circuito proposto foi emulado no Multisim® e para o processo de calibração foram utilizados capacitores e resistores comerciais. Foi possível verificar a relação linear entre  $V_{OC}$  e o valor de capacitância assim como a relação linear entre  $V_{OR}$  e o valor da resistência, tanto na simulação como na montagem experimental. Desta forma, pode-se concluir que o amplificador síncrono concebido está apto a monitorar a impedância elétrica de um dispositivo interdigitado.

A Figura 10 mostra o desenho do dispositivo interdigitado a ser utilizado em trabalhos futuros. Ele foi fabricado junto ao Laboratório de Nanotecnologias LNNANO do Laboratório Nacional de Luz Síncrotron/CNPEM, Campinas, SP. Os dígitos deste dispositivo possuem largura ( $W$ ) de  $0,8\ \mu\text{m}$ , comprimento ( $L$ ) de  $1,5\ \text{mm}$ ,  $0,8\ \mu\text{m}$  de gap ( $G$ ) e contém 50 pares de dígitos. Como teste de desempenho, o circuito projetado será utilizado para analisar a impedância elétrica do referido dispositivo com aplicações em imunossensor.

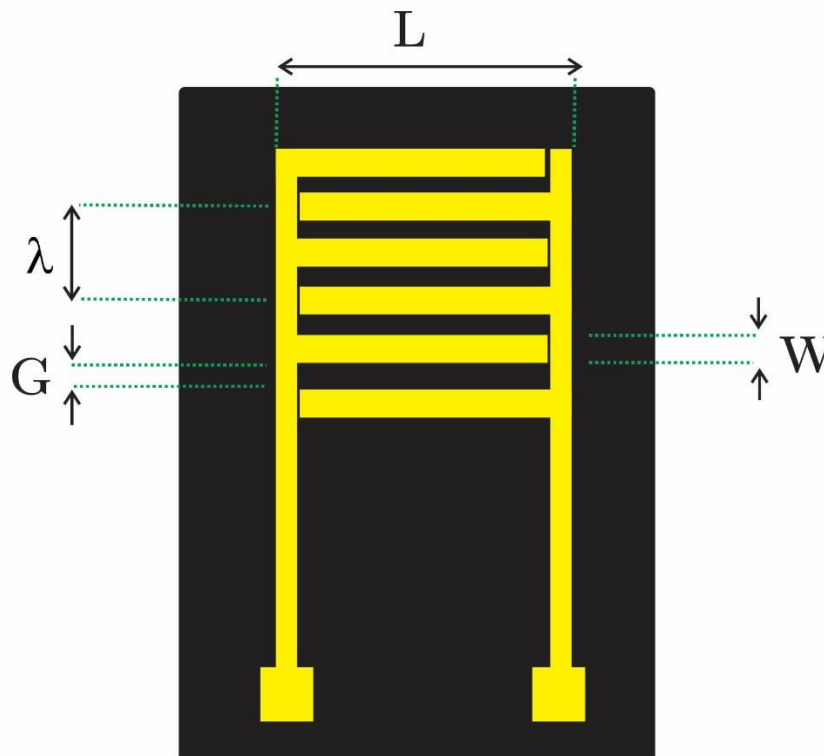


Figura 10. Desenho do dispositivo interdigitado. Fonte: Elaborado pela autora.

## REFERÊNCIAS

- CALIL, S. S.; SILVA, P. R. Q. **Biossensores: Estrutura, Funcionamento e Aplicabilidade**. [s.l: s.n.].
- HALL, W.; KEYNES, M. Advances in lock-in amplifiers. In: **Instrument Science and Technology**. [s.l: s.n.]. v. 15p. 395–402.
- KLOOS, G. **Application of Lock-in Amplifiers in Optics**. Washington USA: SPIE, 20018. v. TT 117
- RIBEIRO, L. E. B. **Sensor Químico Baseado em Microponte de Impedância**. [s.l.] Universidade Estadual de Campinas, 2012.

SANTOS, E. J. P. **Eletrônica Analógica: Integrada e aplicações**. 1. ed. São Paulo: Livraria da Física, 2011.

SEDRA, A. S.; SMITH, H. C. **Microeletrônica**. 5. ed. São Paulo: Pearson, 2007.

SILVA, B. V. M. **Desenvolvimento de Sensores para Imunoensaios Aplicados ao Diagnóstico de Infarto Agudo do Miocárdio**. [s.l.] Universidade Federal de Pernambuco, 2016.

SOARES AUGUSTO, J. A. **Introdução ao Projecto de Filtros e a Funções de Aproximação**. Lisboa: [s.n.].

SOARES, J. C. **Biossensores Eletroquímicos Fabricados a partir da Imobilização da Urease em Filmes de Polipirrol**. [s.l.] Universidade de São Paulo, 2011.

STANLEY, W. **Operational amplifiers with linear integrated circuits**. 4. ed. New York: Prentice Hall, 2002.